

JP61-115680A

PAT-NO: JP361115680A  
DOCUMENT-IDENTIFIER: JP 61115680 A  
TITLE: TWO-STAGE PULSED ARC WELDING  
PUBN-DATE: June 3, 1986

INVENTOR-INFORMATION:

NAME  
SUZUKI, HIROSHI  
AWANO, YOSHIRO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOYOTA MOTOR CORP	N/A

APPL-NO: JP59237120

APPL-DATE: November 9, 1984

INT-CL (IPC): B23K009/09

US-CL-CURRENT: 219/130.51

ABSTRACT:

PURPOSE: To prevent generation of spatter surely, make droplets small particles and speed up welding by impressing the second pulse current before the first pulse current rises up and making the pulse current off by one pulse at the time of short circuit.

CONSTITUTION: Before the first pulse current  $IP<SB>1</SB>$  rises up, the second pulse current  $IP<SB>2</SB>$  of larger peak is impressed. When welding is made by short arc length, droplets are separated by pinching force caused by the peak current  $IP<SB>2</SB>$  by the high frequency pulse current before the wire short-circuits to the base metal to prevent generation of spatter. When short circuit is caused by the first pulse current  $IP<SB>1</SB>$ , the first and second pulse current  $IP<SB>1</SB>$  and  $IP<SB>2</SB>$  become off, and shift to base current IB. Thus, generation of spatter is prevented surely.

COPYRIGHT: (C)1986, JPO&Japio

## ⑫ 公開特許公報(A)

昭61-115680

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)6月3日

B 23 K 9/09

6577-4E

審査請求 未請求 発明の数 2 (全5頁)

⑭ 発明の名称 2段パルス・アーク溶接法

⑰ 特 願 昭59-237120

⑱ 出 願 昭59(1984)11月9日

⑲ 発 明 者 鈴木 弘 豊田市トヨタ町1番地 トヨタ自動車株式会社内

⑳ 発 明 者 栗野 芳朗 豊田市トヨタ町1番地 トヨタ自動車株式会社内

㉑ 出 願 人 トヨタ自動車株式会社 豊田市トヨタ町1番地

㉒ 代 理 人 弁理士 岡田 英彦

## 明 細 書

## 1. 発明の名称

## 2段パルス・アーク溶接法

## 2. 特許請求の範囲

(1) 基本溶接電流にパルス電流を重ねてアーク溶接を行なうパルス・アーク溶接において、パルス波形を2段パルスとし、第1のパルス電流が立ち下がる前に第1のパルス電流より大きい第2のパルス電流を印加することを特徴とする2段パルス・アーク溶接法。

(2) 基本溶接電流にパルス電流を重ねてアーク溶接を行なうパルス・アーク溶接において、パルス波形を2段パルスとし、第1のパルス電流が立ち下がる前に第1のパルス電流より大きい第2のパルス電流を印加し、もし第1または第2のパルス電流によって短絡が発生したときは直ちにパルス電流を1パルス分だけオフにすることを特徴とする2段パルス・アーク溶接法。

## 3. 発明の詳細な説明

産業上の利用分野

この発明は、消耗電極式アーク溶接法に関し、特にスパッタの発生を防止したパルス・アーク溶接法に関するものである。

## 従来の技術

従来、消耗電極式アーク溶接において、スパッタが発生すると、トーチへ付着し、シールド性を悪化させてブロー・ホールを発生させる原因となり、また設備の故障を起したり、作業環境の悪化をもたらしている。スパッタは、溶接ワイヤが母材と短絡してアークが再生するときに発生し、特にアーク再生時の電流値が大きいときに多く発生する。

このようなスパッタをなくす方法として、直流溶接電流にパルス電流を重ねたパルス・アーク溶接法が広く採用されている。この方法によれば、アーク電流がある程度印加されると、発生するアークのピンチ力によって溶接ワイヤがくびれ、この状態でパルス電流が加わると、溶接ワイヤ先端の溶融を加速し、その強力なピンチ力によって溶接ワイヤ先端の溶融部の離脱が促進される。これ

を図で説明すると、アーク電流は第3図に示すような波形である。図の $I_p$ はピーク電流で、 $I_B$ はベース電流である。このアーク電流によって溶接を行なった場合、パルス波形aの状態で電流 $I$ の値が $I_p$ に近付くにつれて、第4図のようなアークAとなり、溶接ワイヤWが溶融しはじめる。パルス波形bの状態で電流 $I = I_p$ になると、ワイヤWがピンチ力Pによって絞られる。パルス波形cの状態でワイヤWのくびれがさらに進み、パルス波形dのベース電流域で、ワイヤWから溶滴Dが離脱する。こうしてパルス・アーク溶接法によれば溶滴Dの離脱が円滑になり、1ドロップ/1パルスによって溶滴Dの細粒化および短絡防止が図られ、スパッタの発生が防止される（例えば特開昭56-114580号公報、同56-165564号公報）。

#### 発明が解決しようとする問題点

しかしながら、この溶接方法でパルス周波数を高くして溶滴Dの細粒化を計ろうとすると、溶滴Dが離脱する前に溶接ワイヤWと母材間の短絡が

第2の発明は、もし第1または第2のパルス電流によって短絡が発生したときは、直ちにパルス電流を1パルス分だけオフにすることを特徴とする2段パルス・アーク溶接法である。この溶接法によれば、もし第1または第2のパルス電流で短絡が生じたときは、直ちにパルス電流がオフになってベース電流に復するので、短絡は消え正常なアークに戻り、次のパルス電流に移行する。

#### 実施例

以下実施例について、さらに具体的にこの発明を説明する。第1の発明による溶接法では、第1図に示すように、パルス電流が立ち下がる前にパルス電流 $I_{p1}$ に $I_{p1} < I_{p2}$ となるピーク電流 $I_{p2}$ を加える。これによって第2図に示すように、高周波数のパルス電流によって短いアーク長で溶接しても、ワイヤが母材に短絡してしまう前に、溶滴をピーク電流 $I_{p2}$ によるピンチ力で離脱させて、スパッタの発生を防止する。

第6図は、第1の発明の溶接法におけるパルス電流発生回路の実施例である。1は整流器、2は

生ずるようになり、これによってスパッタが発生する。

また第5図のように、溶接速度を上げるため短いアーク長で溶接する場合には、電流がピーク値に達しても溶滴が離脱しないで短絡し易くなり、したがってスパッタが発生する。

この発明は、スパッタの発生を伴わずに溶滴の細粒化および溶接速度の高速化を可能にするパルス・アーク溶接法の提供を目的とする。

#### 問題点を解決するための手段と作用

上記の目的を達成するため、第1の発明は、基本溶接電流にパルス電流を重ねてアーク溶接を行うパルス・アーク溶接において、パルス波形を2段パルスとし、第1のパルス電流が立ち下がる前に第1のパルス電流より大きい第2のパルス電流を印加することを特徴とする2段パルス・アーク溶接法である。この溶接法によれば、第1のパルス電流のピンチ力によってくびれを生じた溶接ワイヤの先端溶融部に、第2のパルス電流の強力なピンチ力を作用させるので溶滴が確実に離脱する。

ピーク電流 $I_{p2}$ 制御用スイッチング素子、3は同じくピーク電流 $I_{p1}$ 制御用スイッチング素子、4はベース電流 $I_B$ 制御用スイッチング素子で、スイッチング素子2、3、4はトランジスタからなる。5はベース電流検出器である。6ないし13および15ないし21を含む回路は、出力電流制御回路である。14は出力電流検出器である。22は溶接部で、22aは母材、22bはアーク、22cは消耗電極、22dは給電チップ、22eは消耗電極用送給ローラである。

出力電流検出回路15は、出力電流検出器14からの全電流 $I_a$ の検出信号を増幅する。パルス電流 $I_{p1}$ 信号発生回路13は、検出回路15からの信号と、出力電流設定器16からの信号と、出力電流設定器16およびピーク電流 $I_{p2}$ 信号発生回路18により設定された信号との3つを比較する。その結果 $I_{p1}$ 信号発生回路13は、全電流 $I_a$ の検出値が設定値と一致するように、パルス電流 $I_{p1}$ 制御用スイッチング素子3をオンオフさせる信号（ピーク信号 $I_{p1}$ ）を、ピーク

・ベース切り変えスイッチ8を経て、パルス電流  $I_{P1}$  制御用トランジスタ駆動回路7へ送る。スイッチ8は、パルス周波数設定器17で設定されたパルス電流時間  $t_{P1}$ 、ベース電流時間  $t_B$  に応じて  $t_{P1}$  時間のみオンとなるスイッチである。ピーク電流  $I_{P2}$  信号発生回路18は、検出回路15より設定された信号(ピーク信号  $I_{P2}$ )をピーク・オン・オフ切り変えスイッチ9を経て、ピーク電流  $I_{P2}$  制御用トランジスタ駆動回路6へ送る。スイッチ9は、パルス周期回路19により、パルス周波数設定器17と同期させたパルス周波数設定器20で設定されたピーク電流時間 ( $t_{P2}$ )、ベース電流時間 ( $t_B = t_B + t_{P1} - t_{P2}$ ) に応じて  $t_{P2}$  時間のみオンとなるスイッチである。

ベース電流検出回路11は、ベース電流検出器5からのベース電流検出信号を増幅し、ベース信号発生回路12はベース電流検出回路11からの信号とベース電流設定器21からの信号(ベース信号)を、 $t_P$ 、 $t_B$  両期間を通じて、ベース電

25より1パルス信号をピーク電流  $I_{P3}$  制御用トランジスタ駆動回路27に送り、トランジスタ28を作動させる。このときパルス波形は第8図のようになり、第1のパルス電流  $I_{P1}$  で短絡Sが発生すると、第8図(b)に示すように直ちに第1および第2のパルス電流はオフとなり、ベース電流に戻る。

#### 発明の効果

以上説明したように、第1の発明は、パルス・アーク溶接において、パルス波形を2段パルスとし、第1のパルス電流が立ち下がる前に第1のパルス電流より大きい第2のパルス電流を印加する2段パルス・アーク溶接法であるから、スパッタの発生を伴わずに溶滴の細粒化および溶接速度の高速化を可能にする効果がある。

第2の発明は、さらに第1の発明の溶接法において、もし第1または第2のパルス電流によって短絡が発生したときは、パルス電流を1パルス分だけオフにする手順を加えた2段パルス・アーク溶接法であるから、スパッタの発生がより確実に

抑制用トランジスタ駆動回路10へ送り、ベース電流制御用スイッチング素子4を作動させる。

第2の発明による溶接法は、もし第1のパルス電流で短絡が生じたときは、直ちに第1および第2のパルス電流がオフになってベース電流に復し、短絡によるスパッタの発生を確実に防止して次のパルス電流に移行する。

第7図は、第2の発明による、短絡検出および短絡解除の制御回路をもった2段パルス発生回路の実施例を示す。番号1ないし22を付した構成要素は第6図と同一であり、説明を省略する。短絡検出回路23は、短絡検出器24からの信号により短絡発生の有無を判断し、短絡発生の場合、切り変えスイッチ8、9においてピーク電流を1パルス分だけオフにする信号を発生させる。1パルス発生回路25は、1パルス電流  $I_{P3}$  設定器26より設定した値を、短絡検出器24より短絡信号が発生したとき、パルス周期回路19により同期を取り、ベース電流時および  $I_{P1}$  の立ち上がり前に1パルスを発生させる。パルス発生回路

防止できる効果がある。

#### 4. 図面の簡単な説明

第1図および第2図は第1の発明の作用説明図、第3図ないし第5図は従来のパルス・アーク溶接法の作用説明図、第6図および第7図はそれぞれ第1および第2の発明における各実施例の2段パルス発生回路図、第8図は第2の発明の作用説明図である。

$I_{P1}$  … 第1パルス電流 (パルス電流)

$I_{P2}$  … 第2パルス電流 (ピーク電流)

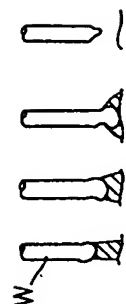
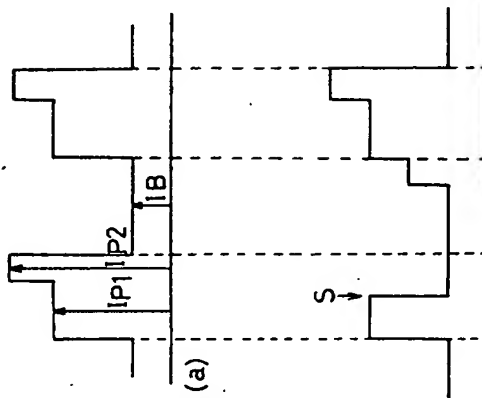
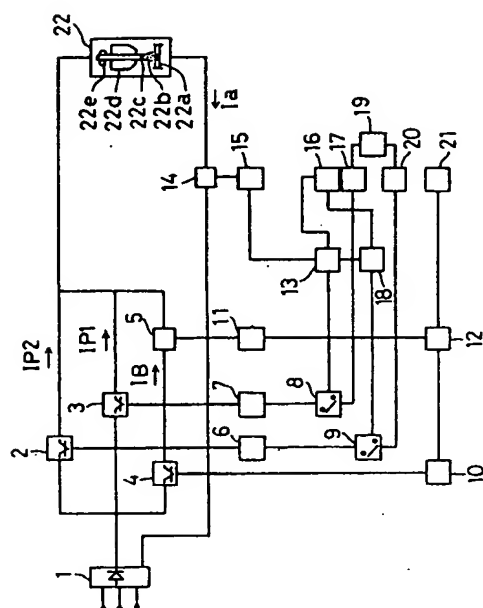
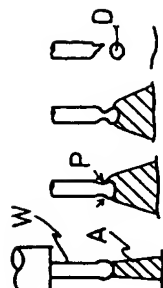
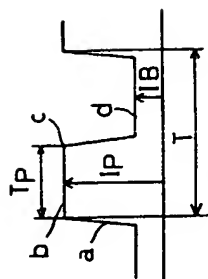
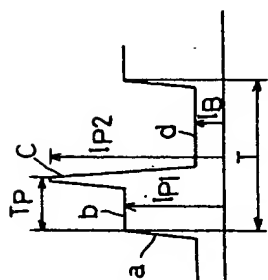
$I_B$  … ベース電流

$T_P$  … ピーク電流時間

$T$  … 1パルス電流時間

出願人 トヨタ自動車株式会社

代理人 弁理士 岡田英彦



lp1... オ1パルス電流

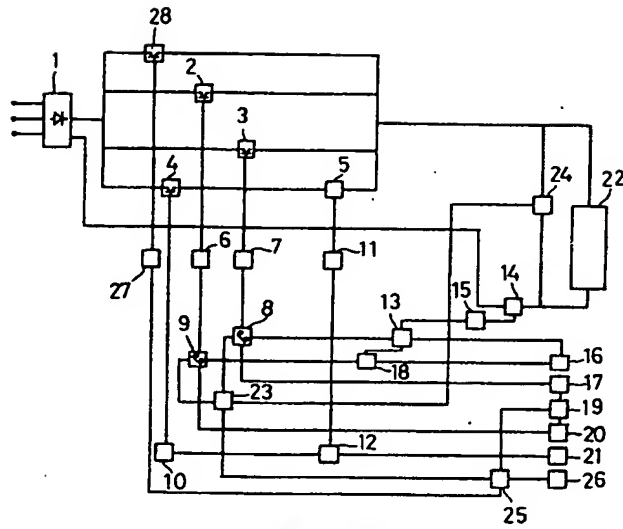
IP2... オ2パルス電流

$I_B \dots$  ベース電流

IP ... ピーク出現時間

Γ ... 1バルス電流時間

図面その 3  
後内面無し。



第 7 図